汎用高精度オペアンプ評価用ボード（MSOP パッケージ）

著者：Giampaolo Marino、Soufiane Bendaoud、Steve Ranta

はじめに

EVAL-PRAOPAMP-1RM は、シングル・オペアンプを MSOP パッケージに収めた評価用ボードです。複数種類の回路構成が可能で、さまざまなアプリケーションや構成に対応できる高い柔軟性を備えています。このボードは高周波部品や高速アンプでの利用には向いていませんが、アクティブ・フィルタ、ディファレンス・アンプ、外付け周波数補償回路など、回路の種類に合わせて、さまざまな組み合わせが可能です。このアプリケーション・ノートでは、アプリケーション回路の例を、いくつかご紹介します。

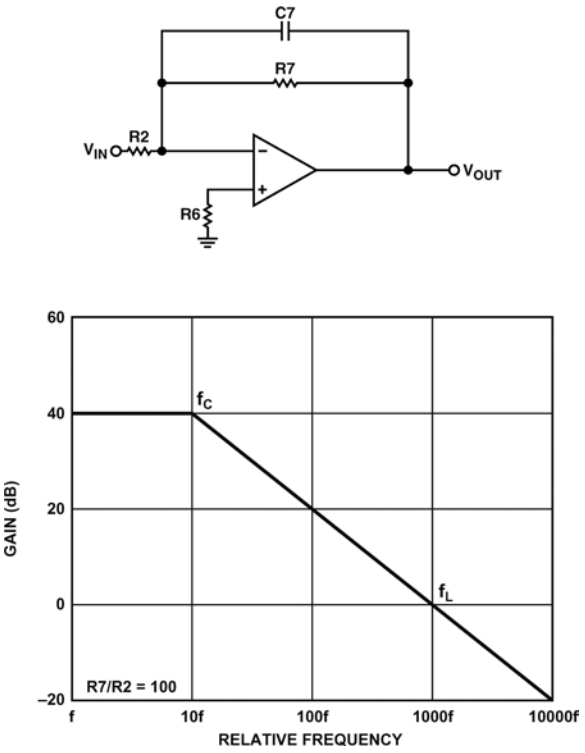


図 1.　簡単なローパス・フィルタ

ローパス・フィルタ

図 1 は一般的な 1 次ローパス・フィルタの例です。この回路では、f_C で定義されるクローズド・ループの－3dB ポイントを超えると、6dB／オクターブのロールオフになります。この周波数より低いところでのゲインは、R7/R2 です。この回路は、f_C より十分に高い周波数では AC 積分器として考えることができます。ただし時間領域での応答は積分器ではなく、単なる RC の応答となります。

$f_C = 1/(2\pi \times R7 \times C7)$；－3dB 周波数

$f_L = 1/(2\pi \times R2 \times C7)$；ユニティ・ゲイン周波数

$Acl = -(R7/R2)$；クローズド・ループ・ゲイン

バイアス電流による誤差を最小に抑えるために、R6 には、R7 と R2 を並列接続した値と同じ値を選んでください。

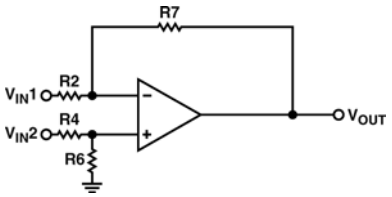


図 2.　ディファレンス・アンプ

ディファレンス・アンプと性能の最適化

図 2 は、オペアンプをディファレンス・アンプ構成にしたものです。ディファレンス・アンプは、加算アンプを補完するものであり、2 つの電圧を減算したり、2 つの入力の同相信号をキャンセルしたりできます。図 2 に示す回路は、差動／シングルエンド変換や同相モード信号の除去を行う場合の演算アンプとして活用できます。出力電圧 V_{OUT} は 2 つの異なる成分から構成されています。

1. $V_{IN}1$ のみの作用による成分 $V_{OUT}1$（$V_{IN}2$ はグラウンドに短絡）
2. $V_{IN}2$ のみの作用による成分 $V_{OUT}2$（$V_{IN}1$ はグラウンドに短絡）

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
©2004 Analog Devices, Inc. All rights reserved.

Rev. A

アナログ・デバイセズ株式会社

本　　社／〒105-6891　東京都港区海岸 1-16-1　ニューピア竹芝サウスタワービル
電話 03（5402）8200
大阪営業所／〒532-0003　大阪府大阪市淀川区宮原 3-5-36　新大阪トラストタワー
電話 06（6350）6868

これら 2 つの成分の代数和は、V_{OUT} に等しくなります。上記の原理を出力電圧 Vout に適用し、R4＝R2 および R7＝R6 とすれば、次のようになります。

$$V_{OUT}1 = V_{IN}1\ R7/R2$$

$$V_{OUT}2 = -V_{IN}2\ R7/R2$$

$$V_{OUT} = V_{OUT}1 + V_{OUT}2 = (V_{IN}1 - V_{IN}2)\ R7/R1$$

ディファレンス・アンプは、同相ノイズ除去比（CMRR）を改善するために、高精度回路でよく使用されます。

この種のアプリケーションの場合、抵抗がどれだけマッチしているかによって CMRR が異なってきます。抵抗がマッチしていないと、CMRR が低下してしまいます。

この仕組みを理解するために、抵抗 R7 に誤差量（1－*error*）があると想定してみましょう。重ね合わせの定理を使用し、R4＝R2、R7＝R6 とすると、出力電圧は次のようになります。

$$V_{OUT} = \left\{\frac{\left[\frac{R7}{R2}\left(1-\frac{R2+2R7}{R2+R7}\right)\times\frac{error}{2}\right]}{VD+\left(\frac{R7}{R2+R7}\times error\right)}\right\}$$

$$V_{DD} = V_{IN}2 - V_{IN}1$$

この式から、A_{CM} と A_{DM} は次のように得られます。

$$A_{CM} = R7/(R7 - R2) \times error$$

$$A_{DM} = R7/R2 \times \{1 - [(R2+2R7/R2+R7) \times error/2]\}$$

これらの式から、抵抗値に誤差がない（*error* = 0）場合は A_{CM}＝0 になり、アンプは入力に印加されている差動電圧にのみ応答することがわかります。このような条件では、回路の CMRR は、使用するアンプ自体の CMRR 特性により大きく左右されます。

前述のように、抵抗のミスマッチで生じる誤差は、ディスクリート構成の差動アンプの大きな欠点ですが、このような回路の設定を最適化する方法はいろいろあります。

1. 差動ゲインは R7/R2 の比に直接関係します。したがって、この回路の性能を最適化する 1 つの方法として、アンプを高いゲインに構成することが挙げられます。抵抗 R7 と R6 に大きな値を選択し、抵抗 R2 と R4 に小さい値を選択すれば、ゲインが高くなるほど CMRR も高くなります。たとえば、R7＝R6＝10kΩ、R2＝R4＝1kΩ、誤差＝0.1％の場合、CMRR は 80dB 以上にまで改善できます。高ゲインに設定するには、I_{BIAS} がきわめて低く、ゲインが非常に高いアンプ（AD8551、AD8571、AD8603、AD8605 など）を選択して誤差を低減させます。
2. 精度が高く、許容誤差がきわめて低い抵抗を選択してください。抵抗間のマッチングが優れていればいるほど、CMRR を向上できます。たとえば 90dB の CMRR が必要な場合は、マッチング率を 0.02%ほどにする必要があります。

I/V コンバータ

オペアンプを用いて、2 つの方法で電流を測定することができます。抵抗で電流を電圧に変換してから増幅する方法、または電流を加算ノードに直接注入する方法です。

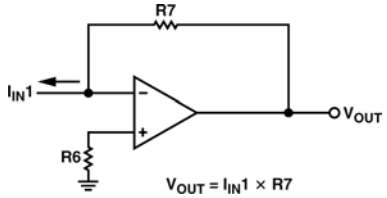


図 3.　I/V コンバータ

図 3 は、一般的な I/V コンバータです。入力電流は直接加算ノードに供給されます。アンプの出力電圧は、この加算ノードから R7 に向かって流れる電流に正しく比例します。この回路の変換係数は R7 で、（アンペア×R7）ボルトです。この回路で唯一の変換誤差となるのはバイアス電流 I_{BIAS} で、この I_{BIAS} が I_{IN} に代数和として加算されてしまいます。

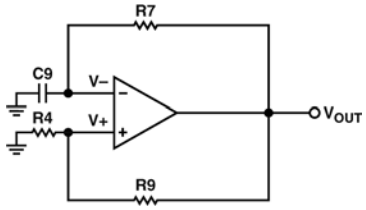


図 4.　双安定マルチバイブレータ

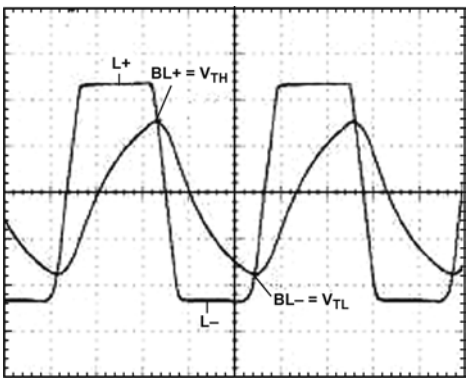


図 5.　出力応答

双安定マルチバイブレータによる矩形波の生成

アンプを双安定マルチバイブレータ用に調整し、図 5 に示すように周期的に状態を切り替えることによって矩形波を簡単に生成できます。

アンプ出力が L＋など、2 つのレベル（状態）のいずれかに達すると、抵抗 R7 を通してコンデンサ C9 がこのレベルへ向かって充電し始めます。C9 両端の電圧はアンプの反転入力端子 V－に印加され、時定数 τ＝C9・R7 で L＋に向かって指数関数的に上昇していきます。他方、アンプの非反転入力端子 V＋の電圧は V＋＝BL＋になります。この状態はコンデンサ電圧がプラスのスレッショルド V_{TH} に達するまで続き、それからこの双安定マルチバイブレータが切り替わり、別の安定状態（V_O＝L－および V＋＝BL－）に入ります。このようすを図 5 に示します。

コンデンサは放電を開始し、電圧 V－は L－へと指数関数的に減少していきます。この状態は V－がマイナスのスレッショルド V_{TL} に達するまで続き、双安定マルチバイブレータがプラスの出力状態に切り替わります。このサイクルが繰り返し行われます。

得られる矩形波の周波数 f_O が、使用する外付け部品にのみ依存するという点は重要です。L＋が変化すると、V＋がそれに比例して変化するため、同一の遷移時間と同一の発振周波数が得られます。最大動作周波数はアンプの動作速度によって決まりますが、高速のデバイスを使用することで、大幅に周波数を向上させることができます。

最低動作周波数は、R7 と C9 によって決まる実用上の上限に依存します。

PRA OPAMP 評価用ボード上に示されている表記に従い、回路を次のように接続します。

$B = R4/(R4 + R9)$；帰還係数（非反転入力）

$T = 2R7 \times C9 \times \ln((1 + B)/(1 - B))$；発振周期

$f_O = 1/T$；発振周波数

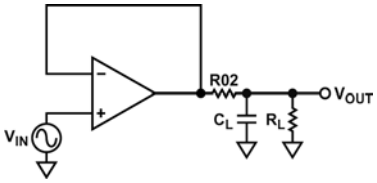


図 6.　直列抵抗の補償

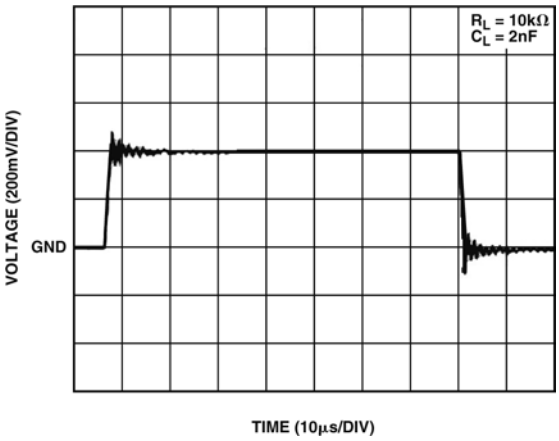


図 7.　抵抗を使用しない場合の容量性負荷の応答

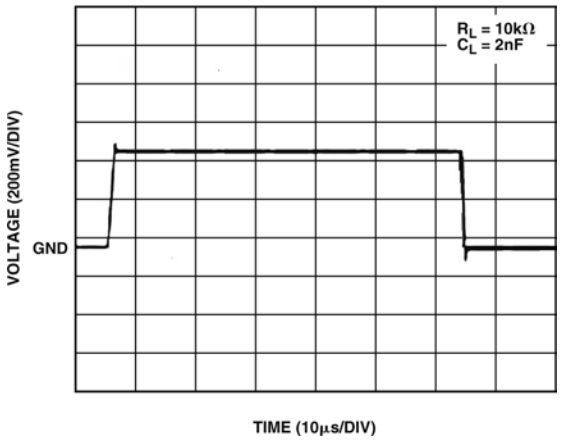


図 8.　抵抗を使用した場合の容量性負荷の応答

外部補償のテクニック

直列抵抗による補償方法

アプリケーションによっては、外部補償ネットワークを使用して最適化する必要があります。図 6 は、容量性負荷を駆動するオペアンプを安定に動作させるための、直列抵抗による代表的な補償方法です。直列抵抗での安定化は、オペアンプ出力と帰還回路を容量性負荷から分離する方法になります。必要な直列抵抗の値は、使用するデバイスによって異なりますが、局所的な共振を防ぐには一般に 5～50Ω の値で十分です。この方法の欠点は、ゲイン精度が低下してしまうこと、非線形の負荷を駆動する際に歪みが増大することです。

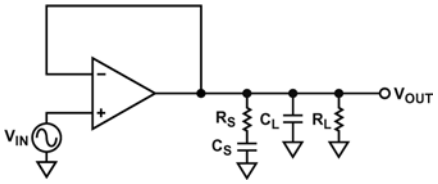


図 9.　スナバ回路

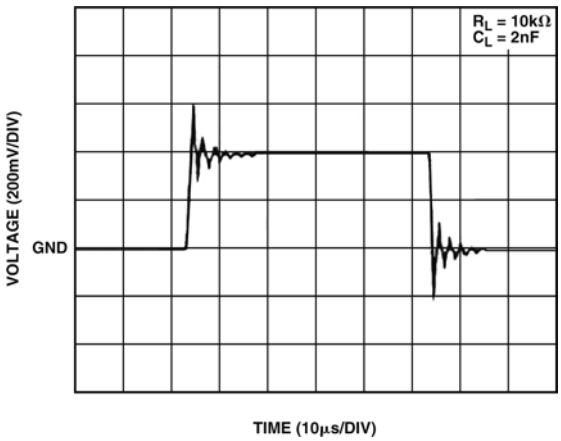


図 10.　スナバを使用しない場合の容量性負荷の応答

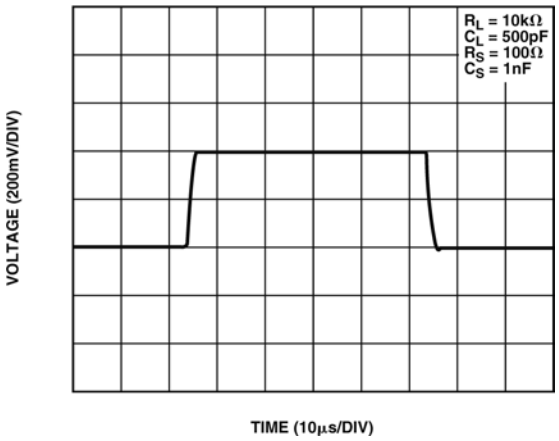


図 11.　スナバを使用した場合の容量性負荷の応答

スナバ回路

容量性負荷を駆動するオペアンプを安定に動作させる、別の方法は、図 9 に示すようなスナバを使用する方法です。この方法は信号経路内にアイソレーション（回路間を分離する）抵抗がないため、出力振幅が減少しないという大きな利点があります。またスナバを使用すれば、ゲイン精度が低下したり、非線形負荷を駆動するときでも歪みが増大したりすることはありません。R_S と C_S の適切な組み合わせは、実際に試して決めると良いでしょう。

AN04896–0–8/04(A)-J

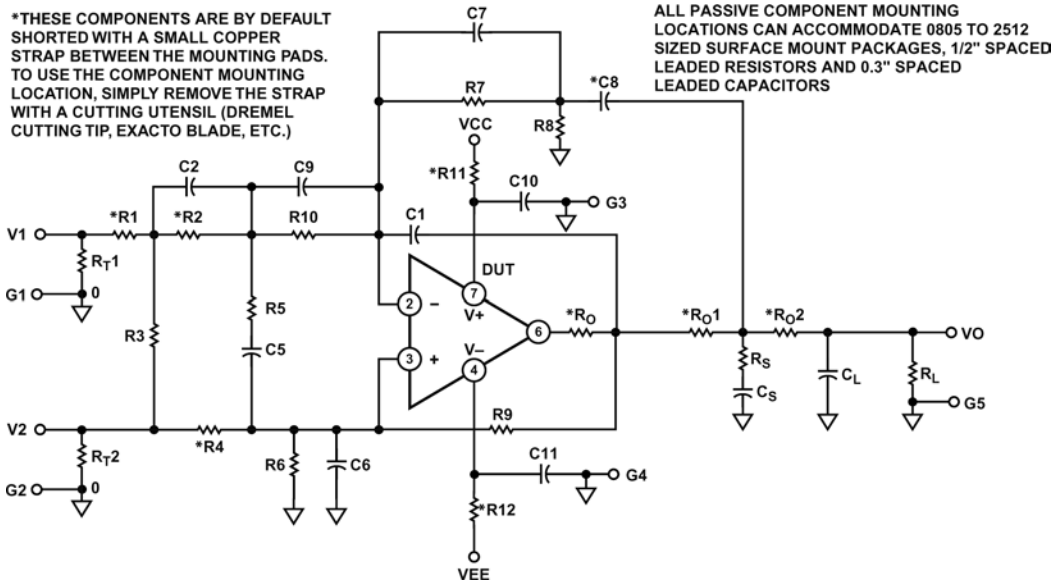


図 12.　EVAL-PRAOPAMP-1RM の回路図

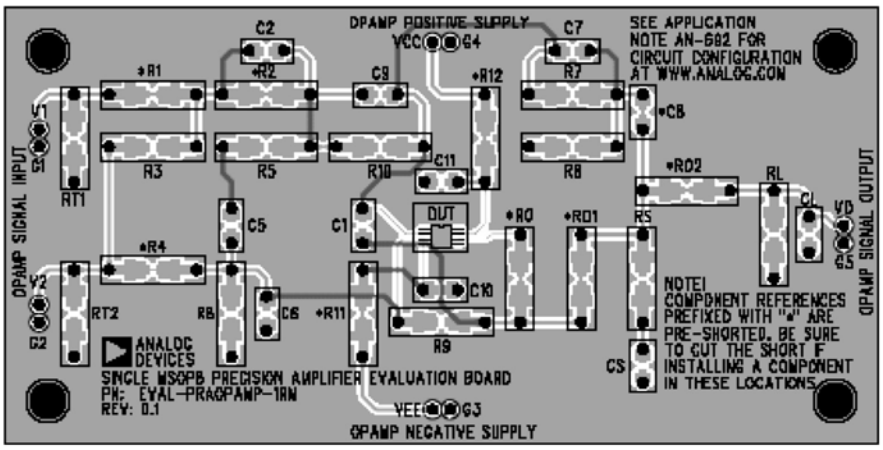


図 13.　EVAL-PRAOPAMP-1RM のボード・レイアウト・パターン